

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-154648

(43)Date of publication of application : 09.06.1998

(51)Int.Cl.

H01L 21/027

G03F 7/20

G06F 17/50

(21)Application number : 08-312269

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 22.11.1996

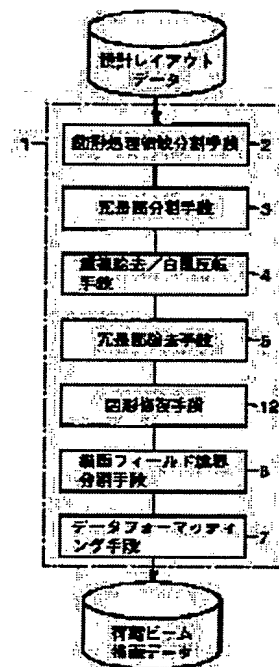
(72)Inventor : KAMIYAMA KINYA
MORIIZUMI KOICHI
TAOKA HIRONOBU

(54) CHARGED BEAM LITHOGRAPH DATA GENERATING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a charged beam lithography generating device which can efficiently prevent degradation of size accuracy of a drawing pattern.

SOLUTION: A charged beam lithography data generating device 1 is provided with a reducing part dividing means 3 for dividing a redundant part formed by joining redundant areas of computer graphics areas and an inner area defined in the computer graphics area by the outline of the redundant part. A design layout data is divided by the redundant part dividing means 4 between the redundant part and the inner area. An overlap removal is separately performed in reach of the areas.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-154648

(43)公開日 平成10年(1998)6月9日

(51)Int.Cl.⁸

識別記号

F I

H 0 1 L 21/027

H 0 1 L 21/30

5 4 1 J

G 0 3 F 7/20

5 0 4

G 0 3 F 7/20

5 0 4

G 0 6 F 17/50

G 0 6 F 15/60

6 5 8 M

H 0 1 L 21/30

5 4 1 C

5 4 1 Z

審査請求 未請求 請求項の数 5 O L (全 16 頁)

(21)出願番号

特願平8-312269

(22)出願日

平成8年(1996)11月22日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 上山 欣也

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 森泉 幸一

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 田岡 弘展

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

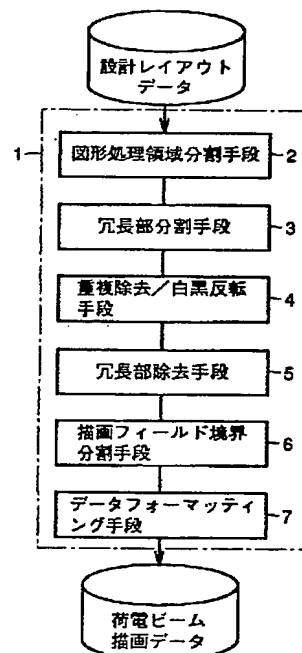
(74)代理人 弁理士 深見 久郎 (外3名)

(54)【発明の名称】 荷電ビーム描画データ作成装置

(57)【要約】

【課題】 描画パターンの寸法精度劣化を効果的に抑制可能な荷電ビーム描画データ作成装置を提供する。

【解決手段】 荷電ビーム描画データ作成装置1は、各図形処理領域の冗長領域を連結して形成された冗長部と、この冗長部の外周によって図形処理領域内に規定される内部領域とに分割する冗長部分割手段3を備える。この冗長部分割手段3によって上記の冗長部と内部領域とに設計レイアウトデータを分割し、各々の領域内で独立して重複除去処理を行なう。



る描画データ作成上の問題点について説明する。図20に示されるパターンデータ20が描画データに変換され、この描画データを用いてマスク上に描画され、さらにレジストの現像によって形成されたマスク上のレジストパターンを図23に示す。このレジストパターン21の幅 W_m の部分のパターン寸法精度に着目し、その精度劣化要因について考える。ただし、ここでは、レジスト現像等のパターン形成プロセス条件等に関する要因は考慮しない。

【0009】図20に示されるパターンデータ20が図21のように水平方向の分割線で分割されている場合、幅 W_m の寸法に影響を与えるのは、図21の領域20aの図形に合わせて形成された電子ビームの成形精度、すなわち、幅 W_s1 に相当する部分の電子ビームの寸法精度のみである。

【0010】しかし、図22のように垂直方向の分割線で分割されている場合、幅 W_m の寸法に影響を与えるのは、図22の領域20cに対応する電子ビームの照射位置精度、領域20dに対応する電子ビームの照射位置精度、ならびに成形精度となる。そのため、図21に示されるように水平方向の分割線によって分割された場合と比較して、レジストパターン寸法精度に影響する要因が2点も多くなる。

【0011】実際に、図21および図22に示すような分割方法の異なる描画データを用いて複数のレジストパターンを形成し、寸法測定した結果を図24と図25に示す。図24は、図21に示す描画データを用いた場合であり、1ショットの電子ビーム照射で幅 W_m の部分のレジストパターンが形成された場合である。図25は、図22に示す描画データを用いた場合であり、幅 W_m の部分のレジストパターンが照射位置の異なる2ショットの電子ビーム照射で形成された場合の結果である。

【0012】図24および図25に示されるように、1ショットの電子ビーム照射によりレジストパターンが形成された場合に寸法のばらつきが $\pm 0.025\mu m$ 程度であるのに対し、2ショットの電子ビーム照射でパターンが形成された場合の寸法のばらつきは $\pm 0.075\mu m$ 程度となっている。つまり、2ショットの電子ビーム照射により、パターン寸法のばらつき、すなわち寸法精度が劣化することがわかる。これが、可変成型型の描画データ作成上の問題点の1つである。

【0013】また、ショット位置の異なる2ショット以上の電子ビーム照射でレジストパターンが形成され、その複数のショットの中でレジストパターンのエッジを形成するショットが微小なサイズである場合には、形成されるレジスト寸法の精度が、さらに劣化する。これについて、図26および図27を用いて説明する。

【0014】図26(b)に示したグラフは、図26(a)のように形成された電子ビームの強度分布を示している。電子ビームの強度分布は完全な矩形ではなく、

エッジ部分で広がった状態になる。このエッジでの強度分布のスロープ（以下「ビームシャープネス」と称する）が、成形ビームのサイズによって変化する。一般的には、成形ビームのサイズが大きいほど電子ビーム内でのクーロン反発が大きくなり、これが原因してビームシャープネスは小さくなりエッジでの強度分布は鈍った状態になる。

【0015】図26に示す電子ビームと同じサイズのパターンを2ショットの電子ビームで照射する場合で、かつ左側のショットが微小なサイズである場合の電子ビーム（図27(a)）の強度分布を図27(b)に示す。図27(a)および(b)に示されるように、1ショットで描画する場合（図26）とエッジ（左側）での強度分布が異なり、この結果、形成されるレジストパターンの寸法に差が生じる。

【0016】図27(a)および(b)に示されるように、微小図形を含む2ショットでレジストパターンを複数作成し、レジスト寸法を測定した結果を図28に示す。1ショットで描画した場合の結果（図24）と比較して、寸法のばらつきが大きくなることに加え、平均値にも差が生じる。この平均値の差が、上記の微小図形の電子ビーム照射に起因するものである。

【0017】このような寸法精度の劣化が顕著になる微小図形のサイズは、使用する電子ビーム描画装置、レジストの種類、パターン形成プロセス方法および条件に大きく依存するが、一般的にはその図形データの幅または高さ方向のいずれかの辺の長さが $0.5\mu m$ 以下である。

【0018】次に、従来の可変成型型電子ビーム描画装置の描画データ処理フローについて説明する。図29は、従来の荷電ビーム描画データ作成装置1の概略構成を示すブロック図である。

【0019】図29を参照して、まず荷電ビーム描画データ作成装置1に入力される設計レイアウトデータが、図形処理領域分割手段2によって、任意の大きさの図形処理領域単位に分割される。これは、膨大な図形データを含むLSIのチップ領域を図形処理領域に分割することで、一度に処理する図形データ数を削減して処理高速化を図るとともに、描画データ作成装置のシステム構成（特にメモリ領域）による処理容量の制限内で処理するために行なわれる。図形処理領域分割処理の際には、冗長領域を設け、図形処理領域の境界上にまたがる図形を境界上で切断しないようにする。すなわち、この時点では、冗長領域を含めた領域が図形処理領域となる。これは、図形処理領域境界で微小図形が発生しないように図形データを分割するために必要な処理である。冗長領域境界と図形処理領域境界の間隔は、意図する微小図形のサイズよりも十分大きな値であればよい。

【0020】次に、描画データ作成装置の重複除去／白黒反転手段4により、図形間の重複を除去する。これ

8内部に存在する場合には、そのまま図形データを出力する(ステップS9)。

【0031】次に、境界処理について説明する。各図形処理領域8は冗長領域9を有しており、冗長領域9内の図形データ群は隣り合う図形処理領域8がそれぞれ保有する。そのため、ある手順を定めることにより、微小図形を発生させることなく冗長領域9内の図形データの重複除去処理を図形処理領域8ごとに独立して行なうことができる。

【0032】ここで、図34～図49を用いて、上記の境界処理の概要について説明する。図35は、図形領域22が図形処理領域8の左辺上にまたがる場合の境界処理のフローチャートである。ここで、フローチャート中の ϵ は入力された微小図形寸法値であり、フローチャート中の記号は図34に対応する。

【0033】本境界処理では、図36中の図形領域22a、22b、22c、22dの全4種類の場合に対する処理を行なう。図37は、図36において境界処理を実行した結果である。図36において、図形領域22aは、図形データを図形処理領域境界で分割した際に、分割された左側部分の図形データの幅が微小図形寸法値 ϵ よりも小さい場合の例である。また、図形領域22bは、図形領域22aと同様に分割された右側部分の図形データの幅が微小図形寸法値 ϵ よりも小さい場合の例である。図形領域22cは、図形領域22aと同様に分割された図形データの幅が双方とも微小図形寸法値 ϵ よりも大きい場合の例である。図形領域22dは、図形領域22aと同様に分割された図形データの幅が双方とも微小図形寸法値 ϵ よりも小さい場合の例である。

【0034】ここで、図形処理領域境界のどの辺にも共通する処理は、図形処理領域境界上で図形を分割しても、微小図形が発生しない場合(図36における図形領域22c)である。この場合は、図形処理領域境界で図形を分割し(図35におけるステップS1～S3)、図37に示されるように、図形処理領域8内に残る図形データ(図37における図形領域22c')のみを出力する(図35におけるステップS4)。また、図形処理領域上で図形を分割した場合に、分割された図形のどちらか一方が微小図形の場合(図36における図形領域22a、22b)で、図形処理領域8内部の図形が微小図形になる場合(図36における図形領域22b)は、図37に示されるように図形を出力しない(図35におけるステップS1)。また、図形処理領域8の外部の図形が微小図形になる場合(図36における図形領域22a)は、図形処理領域境界で分割せずに、図37に示されるようにそのまま出力する(図35におけるステップS1、S2、S4)。最後に、図36における図形領域22dのような図形処理領域8の内外で双方とも微小図形となる場合には、この図形領域22dを分割せず出力する辺を決めておく。すなわち、図形処理領域境界の右辺

と上辺で上記の図形領域22dのような図形を出力し、左辺と下辺ではそれを出力しない。

【0035】上記のような処理を図形処理領域8の右辺、上辺および下辺にてそれぞれ行なう。図38～図41は、図形処理領域8の右辺の処理を示し、図42～図45は、図形処理領域8の上辺の処理を示し、図46～図49は、図形処理領域8の下辺の処理が示されている。これらの処理については、上記の左辺の場合と同様であるので、説明は省略する。

【0036】上述の境界処理では、冗長領域9内における図形が隣り合う図形処理領域8で双方とも同じであるという前提で行なわれていた。しかしながら、斜め線を含む図形データが入力された場合、冗長領域9内の図形データの輪郭は隣り合う図形処理領域8で同じに見えても、それぞれの図形処理領域8内で異なる分割線が各々の冗長領域9内の図形データに入り、結果として隣り合う図形処理領域8から同じ図形として把握されなくなり、境界処理が適正に行なわれないという場合があった。以下に、このような場合について、図50～図55を用いて具体的に説明する。

【0037】図50(a)は、LSIの設計レイアウトデータ23の一種を示している。まず、図50(b)に示されるように図形処理領域分割手段3によって冗長領域9を含めた形で設計レイアウトデータ23が分割される。その後、図形処理領域8ごとに重複除去の処理が行なわれる。図50(b)の一部を拡大したものが図50(c)に示されている。図50(c)には、隣り合う第1と第2の図形処理領域8a、8bと、この第1と第2の図形処理領域8a、8bが有する第1と第2の冗長領域9a、9bと、パターンデータ24が示されている。

【0038】そして、図51には、第1と第2の図形処理領域8a、8bの境界上にまたがるパターンデータ24のみを抽出した図が示されている。図51に示される第1と第2の図形処理領域8a、8bを分離した状態が図52(a)、(b)に示されている。図52(a)、(b)に示される段階では、パターンデータ24の基本図形への分割が既に行なわれ、第1と第2の図形処理領域8a、8bにパターンデータ24の第1と第2の部分24a、24bがそれぞれ保有されている。そして、それぞれの図形処理領域8a、8bで、前述の境界処理フローチャートに基づき境界処理が行なわれる。その結果、図53(a)、(b)に示されるように、第1と第2の部分24a、24bが24a'、24b'となる。そして、この図53(a)、(b)に示される状態からさらに基本図形に分割した状態が図54に示されている。このように基本図形に分割された後の第1と第2の部分24a''、24b''を、図55に示されるように、再び連結する。その結果、パターンデータ24'が得られる。このパターンデータ24'には、図55に示されるように、欠けが見られる。このような図形データの欠けが発

置1による特徴的な処理工程を段階的に示す図である。

【0052】まず図2に示されるように、図形処理領域分割手段2によって、第1と第2の図形処理領域8a、8bと、第1と第2の冗長領域9a、9bとが規定される。なお、従来例との比較のため、第1と第2の図形処理領域8a、8b間の境界上にまたがるようにパターンデータ10が形成されているものとする。

【0053】次に、図3に示されるように、冗長部分割手段3によって、パターンデータ10を、冗長部9'内に位置する部分10cと、第1と第2の図形処理領域8a、8b内にそれぞれ位置する部分10a、10bとに分割する。なお、冗長部9'は、第1と第2の図形処理領域8a、8b間の境界の両側に位置する冗長領域9a、9bを連結して形成される。

【0054】次に、図4に示されるように、第1と第2の図形処理領域8a、8b内に位置する内部領域内の部分10a、10bと、冗長部9'内に位置する部分10cとに対してそれぞれ独立して重複除去処理を行なう。それにより、冗長部9'内に位置する部分10cを、第1と第2の図形処理領域8a、8bの双方から見て同じ形状として認識することが可能となる。具体的には、同形状の基本図形10c1、10c2、10c3に、冗長部9'内に位置する部分10cを分割することが可能となる。

【0055】次に、図5に示されるように、微小図形寸法εをパラメータとして、冗長部除去処理を行なう。その結果が図6に示されている。図6に示されるように、冗長部除去処理を施すことにより、第1の図形処理領域8a側の第2の部分10c2が10c2'に変形され、第1の図形処理領域8a側の第3の部分10c3が除去される。一方、第2の図形処理領域8bでは、第1の部分10c1が除去され、第2の部分10c2が10c2'に変形される。その結果、第1の図形処理領域8aに保有される冗長部9'内の部分10cが10c'に変形し、第2の図形処理領域8bに保有される冗長部9'内の部分10cが10c''に変形される。そして、第1と第2の図形処理領域8a、8bを連結することにより、図7に示されるように、欠けのないパターンデータ10が得られる。

【0056】以上のように、第1と第2の図形処理領域8a、8b間の境界を斜めに横切るパターンデータ10が存在する場合においても、冗長部除去処理後にパターンデータ10に欠けが生じることを効果的に阻止できる。それにより、設計レイアウトの状態に依存することなく、高品質な描画データを作成することが可能となる。

【0057】（実施の形態2）次に、図9～図17を用いて、この発明の実施の形態2について説明する。図9は、この発明の実施の形態2における荷電ビーム描画データ作成装置1の構成を示すブロック図である。

【0058】上記の実施の形態1では、冗長部除去処理を適正に行なうために冗長部9'の領域を完全に分離したが、冗長部9'と内部領域11との境界（以下、「冗長部境界」と称する）で図形が分割されることによって微小図形が発生する可能性がある。そこで、本実施の形態2では、冗長部除去処理の後工程として図形処理領域内における図形修復処理を行なうべく、図形修復手段12を備えることを特徴としている。

【0059】以下、図10～図15を用いて、上記の図形修復処理について説明する。図10～図15は、本実施の形態2における図形修復処理の各工程を段階的に示す図である。

【0060】まず図10に示されるように、上記の実施の形態1の場合と同様の方法で第1と第2の図形処理領域8a、8bをそれぞれ形成する。この図10に示される場合は、第1と第2の図形処理領域8a、8b間の境界にまたがるようにパターンデータ13が形成されている。

【0061】次に、上記の実施の形態1の場合と同様の方法で、冗長部分割処理を行なう。その結果が、図11に示されている。この場合、冗長部分割処理により、パターンデータ13が、パターンデータ13'と、冗長部境界に生じる微小図形データ14a、14bとに分割されている。

【0062】次に、図12に示されるように、上記の実施の形態1の場合と同様の方法で冗長部除去処理を行なう。それにより、図13に示されるように、第1の図形処理領域8aに保有される冗長部9'内の部分13aと、第2の図形処理領域8bに保有される冗長部9'内の部分13bとがそれぞれ形成される。

【0063】次に、上記の図形修復手段12によって、冗長部境界に接する図形データをすべて抽出し、この抽出された図形データを輪郭化する。つまり、この抽出された図形データの輪郭を描き、既に該図形データ内に付与されている分割線を除去する。その後、再びこの輪郭化された図形データを基本図形に再分割する。その結果が図14に示されている。この図14に示されるように、第1と第2の図形処理領域8a、8bにそれぞれ保有される新たなパターンデータ13a'、13b'が規定される。それにより、冗長部境界に接する微小図形データ14a、14bの発生を効果的に抑制することが可能となる。

【0064】上記のようにして図形修復処理を行なった後に、図15に示されるように、第1と第2の図形処理領域8a、8bを連結する。その結果、冗長部境界での微小図形が発生を効果的に抑制でき、かつ上記連結後のパターンデータ13''における欠けの発生をも効果的に抑制することが可能となる。

【0065】ここで、上述の図形修復手段12の構成の一例と図形修復処理の概要とについて図16および図1

冗長部境界に接する微小図形データの発生を効果的に抑制することが可能となる。

【0080】また、上記の図形抽出手段が微小図形データと該微小図形データに接する図形データのみを選択的に抽出する機能を有する場合には、図形データを抽出した後の処理対象を上記の場合よりも低減することが可能となる。それにより、上記の場合よりも処理速度を向上させることが可能となる。また、図形修復手段が不要分割線除去手段と再分割手段とを備えた場合には、冗長部除去手段によって冗長部における図形データの重複除去が行なわれた後に、不要分割線除去手段によって図形処理領域内の図形データの不要分割線を除去することができ、再分割手段によって上記の不要分割線が除去された後の図形データを基本図形に再分割することが可能となる。図形処理領域全体で上記のような処理を行なうことにより、冗長部境界における微小図形データの発生を効果的に抑制することが可能となる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1における荷電ビーム描画データ作成装置の概略構成を示すブロック図である。

【図2】 図1に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第1工程を示す図である。

【図3】 図1に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第2工程を示す図である。

【図4】 (a)と(b)は、図1に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第3工程を示す図である。

【図5】 (a)と(b)は、図1に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第4工程を示す図である。

【図6】 (a)と(b)は、図1に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第5工程を示す図である。

【図7】 図1に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第6工程を示す図である。

【図8】 (a)は図形処理領域と冗長領域とを示す図であり、(b)はこの発明に係る冗長部を斜線で示す図であり、(c)はこの発明に係る内部領域を斜線で示す図である。

【図9】 この発明の実施の形態2における荷電ビーム描画データ作成装置の概略構成を示すブロック図である。

【図10】 図9に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第1工程を示す図である。

【図11】 図9に示される荷電ビーム描画データ作成

装置を用いた特徴的な処理工程の第2工程を示す図である。

【図12】 (a)と(b)は、図9に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第3工程を示す図である。

【図13】 (a)と(b)は、図9に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第4工程を示す図である。

【図14】 (a)と(b)は、図9に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第5工程を示す図である。

【図15】 図9に示される荷電ビーム描画データ作成装置を用いた特徴的な処理工程の第6工程を示す図である。

【図16】 この発明に係る図形修復手段の構成の一例を示すブロック図である。

【図17】 図16に示される図形修復手段を用いた図形修復処理を説明するためのフローチャートである。

【図18】 図形修復手段の構成の他の例を示すブロック図である。

【図19】 図18に示される図形修復手段を用いた図形修復処理を示すフローチャートである。

【図20】 パターンデータの一例を示す図である。

【図21】 図20に示されるパターンデータを水平方向の分割線で分割した場合を示す図である。

【図22】 図20に示されるパターンデータを垂直方向の分割線で分割した場合を示す図である。

【図23】 図20に示されるパターンデータを用いてマスク上に形成されたレジストパターンの形状を示す図である。

【図24】 1ショットの電子ビームで描画された場合のマスク上のレジストパターン寸法のばらつきを示す図である。

【図25】 2ショットの電子ビームで描画された場合のマスク上のレジストパターン寸法のばらつきを示す図である。

【図26】 1ショットの電子ビームで描画された場合の描画図形(a)と電子ビームの強度分布(b)を示す図である。

【図27】 2ショットの電子ビームで描画された場合の描画図形(a)と電子ビームの強度分布(b)を示す図である。

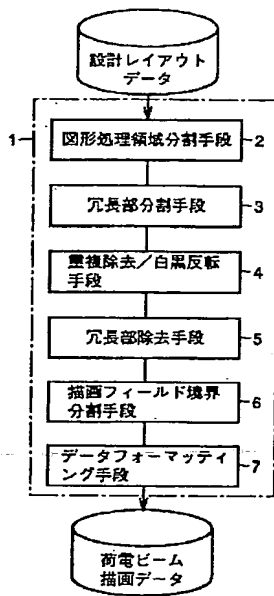
【図28】 微小サイズの電子ビームを含む2ショットの電子ビームで描画された場合のマスク上のレジストパターン寸法のばらつきを示す図である。

【図29】 従来の荷電ビーム描画データ作成装置の概略構成を示すブロック図である。

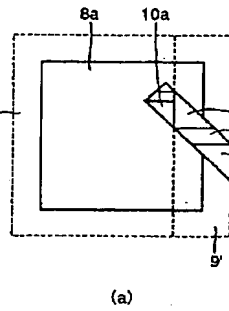
【図30】 (a)と(b)は、図形間の重複除去処理(スラブ法)を説明するための図である。

【図31】 冗長部除去処理を示すフローチャートであ

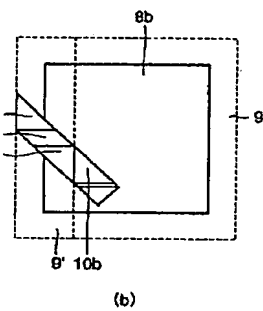
【図1】



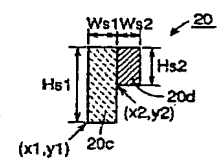
【図4】



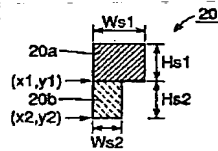
(b)



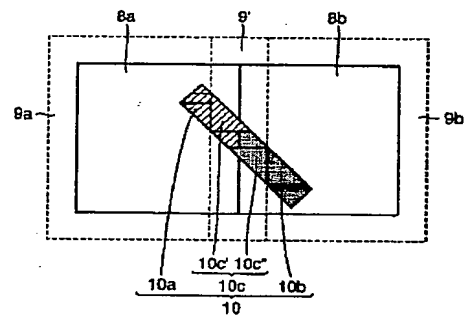
【図22】



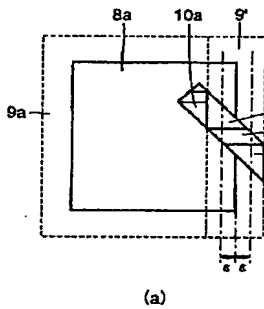
【図21】



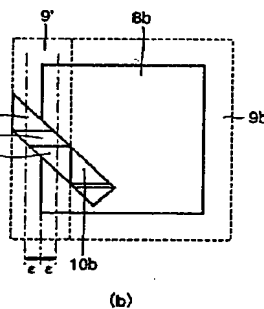
【図7】



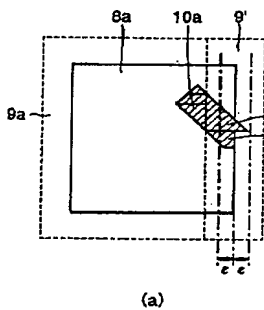
【図5】



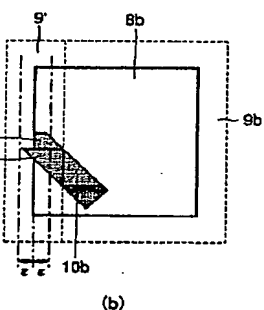
(b)



【図6】

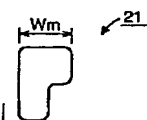
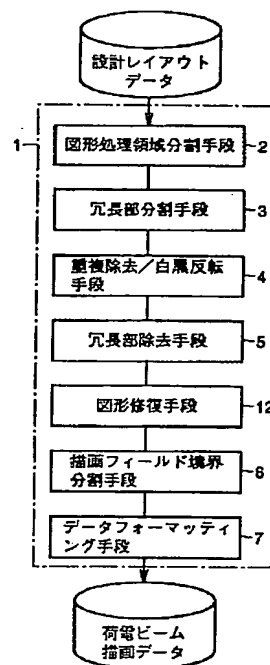


(b)

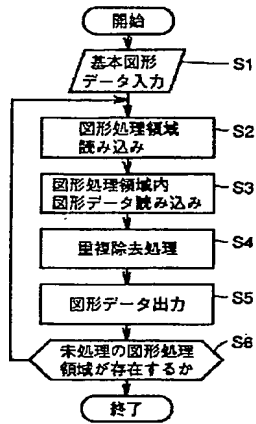


【図9】

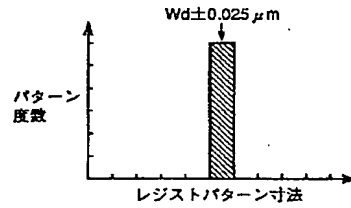
【図23】



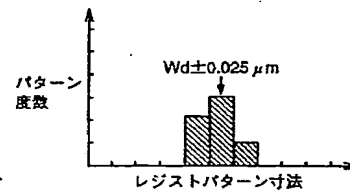
【図19】



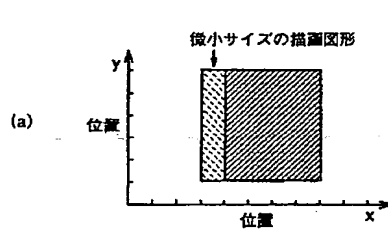
【図24】



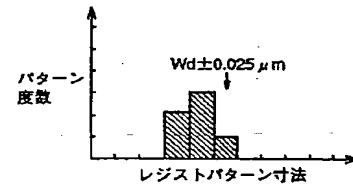
【図25】



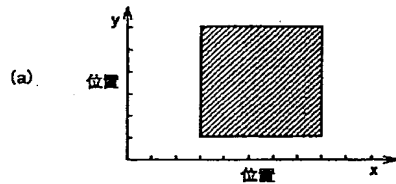
【図27】



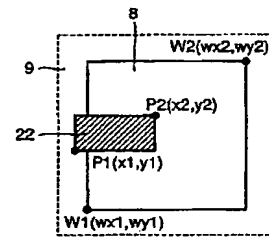
【図28】



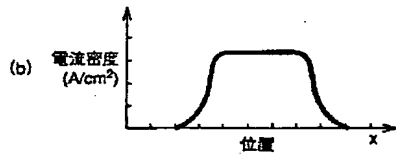
【図26】



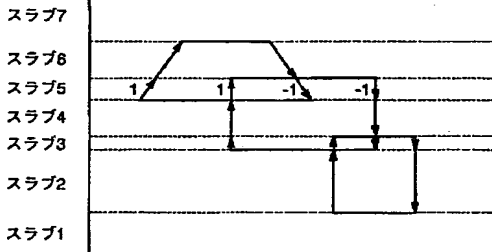
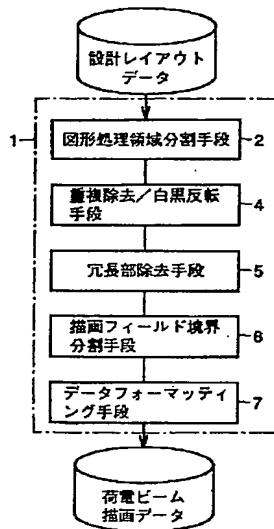
【図34】



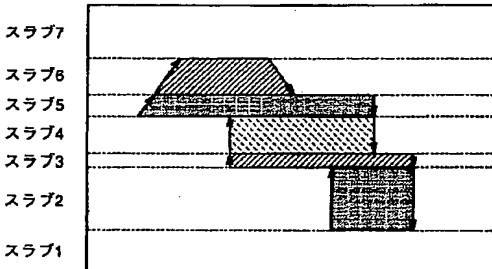
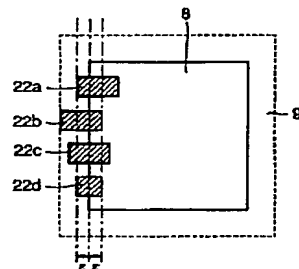
【図30】



【図29】

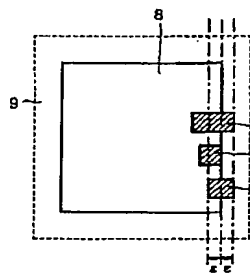


【図36】

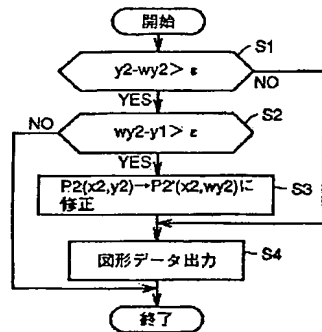


(b)

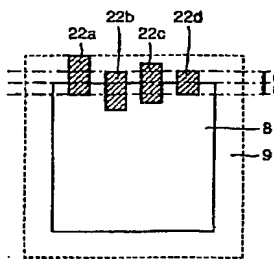
【図41】



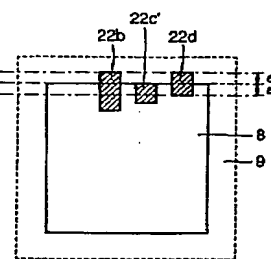
【図43】



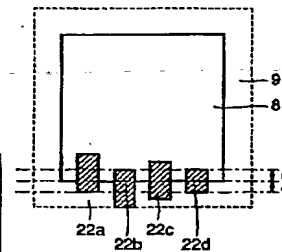
【図44】



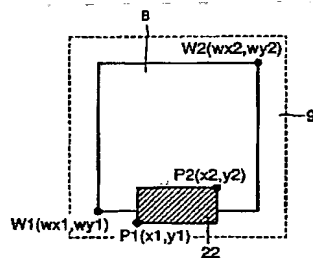
【図45】



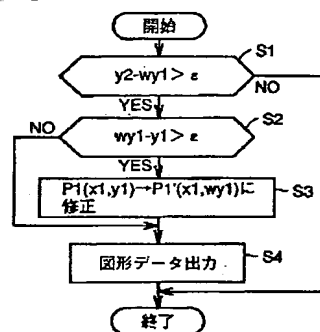
【図48】



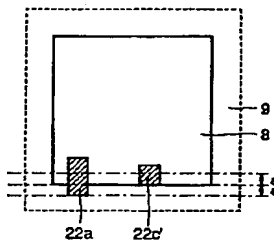
【図46】



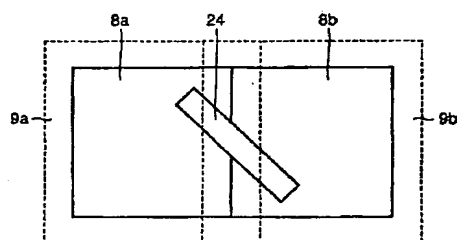
【図47】



【図49】



【図51】



【図50】

